



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    4 月 1 5 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 3 - 1 1 0 3 2 2  
Application Number:  
[ST. 10/C] :                      [ J P 2 0 0 3 - 1 1 0 3 2 2 ]

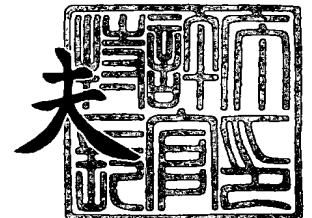
出      願      人                      ローム株式会社  
Applicant(s):

U. S. Appln. Filed 4-13-04  
Inventor: H. Yaguma et al  
mattingly stangers malor  
Docket KY-199

2 0 0 4 年    1 月 1 3 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 3 - 3 1 1 0 6 8 8



【書類名】 特許願

【整理番号】 PR02-00284

【提出日】 平成15年 4月15日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H05B 33/26

【発明者】

    【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

    【氏名】 矢熊 宏司

【発明者】

    【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

    【氏名】 阿部 真一

【発明者】

    【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

    【氏名】 前出 淳

【発明者】

    【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

    【氏名】 藤川 昭夫

【特許出願人】

    【識別番号】 000116024

    【氏名又は名称】 ローム株式会社

    【代表者】 佐藤 研一郎

【代理人】

    【識別番号】 100079555

    【弁理士】

    【氏名又は名称】 梶山 信是

    【電話番号】 03-5330-4649



【選任した代理人】

【識別番号】 100079957

【弁理士】

【氏名又は名称】 山本 富士男

【電話番号】 03-5330-4649

【手数料の表示】

【予納台帳番号】 061207

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9711313

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】

有機EL駆動回路およびこれを用いる有機EL表示装置

【特許請求の範囲】

【請求項1】

水平1ラインの走査期間に相当する表示期間と水平走査の帰線期間に相当するリセット期間とを切り分ける所定の周波数の第1のタイミングコントロール信号に応じて前記表示期間にその端子ピンを介して有機ELパネルを電流駆動する有機EL駆動回路において、

前記第1のタイミングコントロール信号を受けて所定時間順次遅延させた複数の第2のタイミングコントロール信号を発生する遅延回路と、

前記複数の第2のタイミングコントロール信号と前記第1のタイミングコントロール信号と所定のデータとを受けてこの所定のデータに応じて前記複数の第2のタイミングコントロール信号の1つを選択して選択した前記第2のタイミングコントロール信号の前縁を前縁とし、後縁を前記第1のタイミングコントロール信号としたりセットパルスが発生するリセットパルス発生回路と、

前記リセットパルスを受けて前記端子ピンを所定のバイアスラインに接続して前記端子ピンに接続された有機EL素子の電荷をリセットするスイッチ回路とを備え、

前記所定のデータが外部から設定されることで前記表示期間が調整され、前記有機ELパネルの輝度が調整される有機EL駆動回路。

【請求項2】

さらに、前記有機ELパネルのR、G、Bの表示色のそれぞれに対応して設けられ前記所定のデータを記憶するレジスタを有し、前記リセットパルス発生回路と前記スイッチ回路とが前記R、G、B対応に設けられ、それぞれに前記リセットパルスを発生し、前記スイッチ回路がそれぞれに対応する前記リセットパルスを受けて前記R、G、B対応にONにされて前記所定のバイアスラインあるいはR、G、B対応のバイアスラインに接続される請求項1記載の有機EL駆動回路。

。

**【請求項 3】**

前記リセットパルス発生回路と前記レジスタとは、前記端子ピンのそれぞれに対応して設けられ、前記所定のデータが前記端子ピン対応に設定される請求項 2 記載の有機 EL 駆動回路。

**【請求項 4】**

前記遅延回路はシフトレジスタで構成され、前記リセットパルス発生回路は、セクタとアンド回路とからなり、前記セクタが前記複数の第 2 のタイミングコントロール信号と前記所定のデータとを受けて前記複数の第 2 のタイミングコントロール信号の 1 つを選択し、前記アンド回路が前記第 1 のタイミングコントロール信号と前記セクタから出力された前記第 2 のタイミングコントロール信号とを受けて前記リセットパルスを発生する請求項 2 または 3 記載の有機 EL 駆動回路。

**【請求項 5】**

さらに、前記端子ピン対応に設けられた D/A 変換回路と、  
この D/A 変換回路により変換された電流値の電流により電流駆動され、前記端子ピンを電流駆動する前記端子ピン対応に設けられた電流源とを有する請求項 2 または 3 記載の有機 EL 駆動回路。

**【請求項 6】**

水平 1 ラインの走査期間に相当する表示期間と水平走査の帰線期間に相当するリセット期間とを切り分ける所定の周波数の第 1 のタイミングコントロール信号に応じて前記表示期間にその端子ピンを介して有機 EL パネルを電流駆動する有機 EL 表示装置において、

前記第 1 のタイミングコントロール信号を受けて所定時間順次遅延させた複数の第 2 のタイミングコントロール信号を発生する遅延回路と、

前記複数の第 2 のタイミングコントロール信号と前記第 1 のタイミングコントロール信号と所定のデータとを受けてこの所定のデータに応じて前記複数の第 2 のタイミングコントロール信号の 1 つを選択して選択した前記第 2 のタイミングコントロール信号の前縁を前縁とし、後縁を前記第 1 のタイミングコントロール信号としたりセットパルスを発生するリセットパルス発生回路と、

前記リセットパルスを受けて前記端子ピンを所定のバイアスラインに接続して前記端子ピンに接続された有機EL素子の電荷をリセットするスイッチ回路とを備え、

前記所定のデータが外部から設定されることで前記表示期間が決定され、前記有機ELパネルの輝度が調整される有機EL表示装置。

#### 【請求項7】

さらに、前記有機ELパネルのR、G、Bの表示色のそれぞれに対応して設けられ前記所定のデータを記憶するレジスタを有し、前記リセットパルス発生回路と前記スイッチ回路とが前記R、G、B対応に設けられ、それぞれに前記リセットパルスを発生し、前記スイッチ回路がそれぞれに対応する前記リセットパルスを受けて前記R、G、B対応にONにされて前記所定のバイアスラインあるいはR、G、B対応のバイアスラインに接続される請求項6記載の有機EL表示装置。

#### 【請求項8】

前記リセットパルス発生回路と前記レジスタとは、前記端子ピンのそれぞれに対応して設けられ、前記所定のデータが前記端子ピン対応に設定される請求項7記載の有機EL表示装置。

#### 【請求項9】

前記遅延回路はシフトレジスタで構成され、前記リセットパルス発生回路は、セクタとアンド回路とからなり、前記セクタが前記複数の第2のタイミングコントロール信号と前記所定のデータとを受けて前記複数の第2のタイミングコントロール信号の1つを選択し、前記アンド回路が前記第1のタイミングコントロール信号と前記セクタから出力された前記第2のタイミングコントロール信号とを受けて前記リセットパルスを発生する請求項6または7記載の有機EL表示装置。

#### 【請求項10】

さらに、前記端子ピン対応に設けられたD/A変換回路と、  
このD/A変換回路により変換された電流値の電流により電流駆動され、前記端子ピンを電流駆動する前記端子ピン対応に設けられた電流源とを有する請求項

6 または 7 記載の有機 E L 表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、有機 E L 駆動回路およびこれを用いる有機 E L 表示装置に関し、詳しくは、携帯電話機、P H S 等の表示装置を有する電子機器の R（赤）、G（緑）、B（青）の輝度調整による表示画面上でのホワイトバランス調整が容易なあるいは輝度むらを低減することができるような高輝度カラー表示に適した有機 E L 表示装置に関する。

【0 0 0 2】

【従来の技術】

携帯電話機、P H S、D V D プレーヤ、P D A（携帯端末装置）等に搭載される有機 E L 表示装置の有機 E L 表示パネルでは、カラムラインの数が 3 9 6 個（1 3 2 × 3）の端子ピン、ローラインが 1 6 2 個の端子ピンを持つものが提案され、カラムライン、ローラインの端子ピンはこれ以上に増加する傾向にある。

このような有機 E L 表示パネルの電流駆動回路の出力段は、アクティブマトリックス型でも単純マトリックス型のものでも端子ピン対応に電流源の駆動回路、例えば、カレントミラー回路による出力回路が設けられている。

【0 0 0 3】

有機 E L 表示装置の問題点の 1 つは、液晶表示装置のように電圧駆動を行うと、輝度ばらつきが大きくなり、かつ、R、G、B に発光感度差があることから表示制御が難しいことである。そのために電流駆動を行うことになるが、電流駆動を行っても、R、G、B の駆動電流に対する発光効率の比は、例えば、R : G : B = 6 : 1 1 : 1 0 程度と差があって、このような発光効率は、使用される有機 E L 素子の材料によって異なってくる。

そこで、カラー表示における電流駆動回路では、R、G、B 対応に使用材料に応じて輝度調整をして表示画面上でホワイトバランスを採る必要がある。そのために、R、G、B 対応に輝度調整をする調整回路が設けられている。

ところで、マトリックス状に配置した有機 E L 素子を電流駆動し、かつ、有機

EL素子の陽極と陰極をグラウンドに落としてリセットする有機EL素子の駆動回路が特許文献1として公知である。また、DC-DCコンバータを用いて有機EL素子を低消費電力で電流駆動する技術が特許文献2として公知である。

【0004】

【特許文献1】

特開平9-232074号公報

【特許文献2】

特開2001-143867号公報

【0005】

【発明が解決しようとする課題】

有機EL表示装置の電流駆動回路では、通常、基準電流を電流増幅して各カラム端子ピン対応に有機EL素子の駆動電流を生成する。そこで、ホワイトバランスを採るための駆動電流の調整は、R、G、Bに対応するそれぞれの基準電流を調整することで行われている。

基準電流を調整するために、従来、基準電流発生回路に4ビット程度のD/A変換回路を設けてR、G、B対応に、例えば、 $30\mu\text{A} \sim 75\mu\text{A}$ の範囲で $5\mu\text{A}$ 刻みで所定のビットデータを設定することでR、G、Bそれぞれの基準電流を調整しているが、最近では各種の有機EL材料が開発されてきており、ホワイトバランスを採るための輝度調整の範囲は、4ビット程度のD/A変換回路では調整が粗くなり、4ビットではそのダイナミックレンジが小さく、対応しきれなくなっている。

また、カラムラインの数が増加すると、複数のドライバICによりカラムラインの端子ピンを駆動することになる。しかも、1個のドライバICは、多数の端子ピンを駆動することになる。その結果、端子ピン対応に設けられる電流源の駆動回路の電流出力特性にばらつきが発生して輝度むらが目立ってくる。

この発明の目的は、このような従来技術の問題点を解決し、ホワイトバランス調整のために行われるR、G、Bの各基準電流値の調整ダイナミックレンジが小さくても精度よくホワイトバランス調整ができる有機EL駆動回路および有機EL表示装置を提供することにある。



この発明の他の目的は、輝度むらを低減することが容易な有機 E L 駆動回路および有機 E L 表示装置を提供することにある。

#### 【 0 0 0 6 】

##### 【課題を解決するための手段】

このような目的を達成するためのこの発明の有機 E L 駆動回路およびこれを用いる有機 E L 表示装置の特徴は、 水平 1 ラインの走査期間に相当する表示期間と水平走査の帰線期間に相当するリセット期間とを切り分ける所定の周波数の第 1 のタイミングコントロール信号に応じて表示期間にその端子ピンを介して有機 E L パネルを電流駆動する有機 E L 駆動回路において、

第 1 のタイミングコントロール信号を受けて所定時間順次遅延させた複数の第 2 のタイミングコントロール信号を発生する遅延回路と、複数の第 2 のタイミングコントロール信号と第 1 のタイミングコントロール信号と所定のデータとを受けてこの所定のデータに応じて複数の第 2 のタイミングコントロール信号の 1 つを選択して選択した第 2 のタイミングコントロール信号の前縁を前縁とし、後縁を第 1 のタイミングコントロール信号としたリセットパルスが発生するリセットパルス発生回路と、リセットパルスを受けて端子ピンを所定のバイアスラインに接続して端子ピンに接続された有機 E L 素子の電荷をリセットするスイッチ回路とを備えていて、所定のデータが外部から設定されることで表示期間が調整され、有機 E L パネルの輝度が調整されるものである。

#### 【 0 0 0 7 】

##### 【発明の実施の形態】

ところで、有機 E L 駆動回路の各カラム端子ピン対応に加えられる有機 E L 素子の電流駆動波形は、所定の定電圧にプリチャージする定電圧リセットが行われるので、図 3 ( g ) に示す R についての駆動電流波形のように、この所定の定電圧からスタートするピーク電流波形 ( 実線 ) となる。なお、図 3 ( g ) の点線は、電圧波形である。

定電圧リセットは、水平走査の帰線期間に相当するリセット期間に行われ、このときの表示期間は、水平 1 ラインの水平走査期間に相当する。そこで、表示期間とリセット期間の切り分けが表示期間 + リセット期間に対応する周期 ( 水平走

査周波数) のタイミングコントロールパルスにより行われる。なお、図 3 は、端子ピンを電流駆動する電流の駆動波形とこれを発生するタイミング信号の説明図である。

これについて説明すると、図 3 (a) は、各制御信号のタイミングの基本となる同期クロック CLK であり、図 3 (b) は、ピクセルカウンタのカウントスタートパルス CSTP である。そして、ピクセルカウンタのカウント値が図 3 (c) に示されている。図 3 (d) は、表示開始パルス DSTP であり、図 3 (j) は、タイミングコントロールパルス TP であり、図 3 (e) が R についてのリセットパルス RSG、図 3 (h) が G についてのリセットパルス RSG、図 3 (i) が B についてのリセットパルス RSB である。

#### 【0 0 0 8】

この発明では、図 3 (e) , 図 3 (h) , 図 3 (i) に示すように、R, G, B それぞれのリセットパルスのリセット期間を相違させて、R, G, B の表示期間の終了時点を異なるものにする。

言い換えれば、この発明は、リセット期間を R, G, B に対応して外部からデータ設定して調整できるようにすることにより、R, G, B の表示期間の終了時点を R, G, B それぞれに対応して調整して、それぞれの輝度を調整するものである。あるいは各端子ピン対応にリセット期間を調整できるようにすることで、各端子ピン対応に輝度調整することを可能にする。

これにより、R, G, B のそれぞれの端子ピン全体に対してリセット期間の調整ができ、ホワイトバランス調整ができる。さらに、輝度むらに対応して各端子ピンのうち選択した端子のリセット期間を調整して輝度むらを低減することができる。

その結果、ホワイトバランス調整が可能なあるいは輝度むらの低減が可能な有機 EL 駆動回路および有機 EL 表示装置を容易に実現できる。

#### 【0 0 0 9】

##### 【実施例】

図 1 は、この発明の有機 EL 駆動回路を適用した一実施例の有機 EL パネルのカラムドライバのリセット回路を中心とするブロック図、図 2 は、そのタイミン

グ波形の説明図、そして図3は、端子ピンを電流駆動する電流波形とこれを発生するタイミング信号の説明図である。

図1において、10は、有機ELパネルにおける有機EL駆動回路としてのカラムICドライバ（以下カラムドライバ）である。このカラムドライバ10は、コントロール回路1と、 $n$ 段（ $n$ は2以上の整数）のシフトレジスタ2と、リセットパルス発生回路3R、3G、3B、D/A変換回路4R、4G、4B、出力段電流源5R、5G、5B、レジスタ6等を有している。

#### 【0010】

各D/A変換回路4Rは、MPU7からレジスタ6を介して表示データDATを受けて基準電流生成回路（図示せず）で生成されたRについての基準駆動電流を表示データ値分増幅してそのときどきの表示輝度に応じた駆動電流を生成する。そして、生成した駆動電流でそれぞれに出力段電流源5Rを駆動する。各出力段電流源5Rは、一对のトランジスタからなるカレントミラー回路で構成され、Rについての $m$ 個のカラム側の出力端子XR1, XR2, …XR $m$ （図示せず）を介して駆動電流を有機ELパネルのRについての各有機EL素子9の陽極に出力する。

Rの出力端子XR1, XR2, …XR $m$ は、さらにそれぞれスイッチ回路SWR1, SR2, …SR $m$ （図示せず）、そしてこれらスイッチ回路SWR1, SR2, …SR $m$ に共通に接続された定電圧のツェナーダイオードDZRを介してグランドGNDに接続されている。

#### 【0011】

なお、D/A変換回路4G、4B、出力段電流源5G、5Bは、D/A変換回路4R、出力段電流源5Rと同様な構成であるのでその接続についての説明は割愛する。各出力段電流源5Gが接続されている出力端子XG1, XG2, …XG $m$ （図示せず）は、Gについての各有機EL素子9の陽極に接続され、出力端子XG1, XG2, …XG $m$ は、それぞれスイッチ回路SWG1, SG2, …SG $m$ （図示せず）、定電圧のツェナーダイオードDZGを介してグランドGNDに接続されている。

また、各出力段電流源5Bが接続されている出力端子XB1, XB2, …XB $m$ （図示せず）は、Bについての各有機EL素子9の陽極に接続され、出力端子XB1,

$XB_2, \dots XB_m$ は、それぞれスイッチ回路  $SWB_1, SWB_2$  (図示せず),  $\dots SWB_m$  (図示せず)、定電圧のツェナーダイオード  $DZB$  を介してグランド  $GND$  に接続されている。

そこで、以下では、 $R$  についての  $D/A$  変換回路  $4R$ 、出力段電流源  $5R$  の構成とその関係を中心に説明して  $D/A$  変換回路  $4G, 4B$ 、出力段電流源  $5G, 5B$  のそれぞれの構成とその関係については割愛する。

### 【0012】

スイッチ回路  $SWR_1, SWR_2, \dots SWR_m$  は、図 1 に示すように、 $R$  についての出力端子  $XR_1 \sim XR_m$  に対応に設けられたリセットスイッチであり、各出力端子をツェナーダイオード  $DZR$  の定電圧  $VZR$  にリセットするものである。各スイッチ回路は、図 1 に示すように、例えば、 $P$  チャネル  $MOS$  トランジスタで構成され、そのゲートがライン 11 に接続され、このライン 11 を介して  $R$  についてのリセットパルス  $RSR$  をリセットパルス発生回路  $3R$  から受ける。

各トランジスタのソースは、各出力端子  $XR_1 \sim XR_m$  に接続され、各トランジスタのドレインは、ツェナーダイオード  $DZR$  を介してグランド  $GND$  に接続されている。これによりツェナーダイオード  $DZR$  の持つ定電圧  $VZR$  に有機  $EL$  素子 9 の陽極側は、リセット期間にプリチャージされる。

### 【0013】

同様に、図 1 に示すように、 $G$  についてのスイッチ回路  $SWG_1, SWG_2, \dots$  を構成する  $P$  チャネル  $MOS$  トランジスタが  $G$  について各出力端子  $XG_1, XG_2, \dots$  に対応に設けられている。その各トランジスタのソースは、各出力端子  $XG_1, XG_2, \dots$  に接続され、各トランジスタのドレインは、ツェナーダイオード  $DZG$  を介してグランド  $GND$  に接続されている。そして、その各トランジスタのゲートは、ライン 12 に接続され、このライン 12 を介してリセットパルス  $MSG$  をリセットパルス発生回路  $3G$  から受ける。

同様に、図 1 に示すように、 $B$  についてのスイッチ回路  $SWB_1, SWB_2, \dots SWB_m$  を構成する  $P$  チャネル  $MOS$  トランジスタが  $B$  について各出力端子  $XB_1, XB_2, \dots$  に対応に設けられている。その各トランジスタのソースは、各出力端子  $XB_1, XB_2, \dots$  に接続され、各トランジスタのドレインは、ツェナーダイオード

DZBを介してグランドGNDに接続されている。そして、その各トランジスタのゲートは、ライン13に接続され、このライン13を介してリセットパルスRSBをリセットパルス発生回路3Bから受ける。

#### 【0014】

R、G、B対応にそれぞれ設けられたリセットパルス発生回路3R、3G、3Bは、同一の構成であるので、リセットパルス発生回路3Rについて説明すると、これは、それぞれセクタ31と2入力アンドゲート32、3ビットのレジスタ33、そしてインバータ34とからなる。シフトレジスタ2は、コントロール回路1からタイミングコントロールパルスTPと、インバータ34を介してクロックCLKとを受けて、クロックCLKの立下がりタイミングで、各段に図2(a)に示すような出力波形を発生する。

なお、図2(a)は、nを4として4段のシフトレジスタとし、その各段のフリップフロップをQ1～Q4とした場合の説明である。Q1～Q4の各段の出力信号は、シフトレジスタ2の各段に入力されるクロックCLKの立下がりに応じて発生し、Q2～Q4は、初段Q1の立上がりから1乃至数クロックCLK分遅延した出力となっている。なお、初段Q1の立上がりタイミングは、タイミングコントロールパルスTPの立上がりからこれに同期するクロックCLKが立下がるまでの期間分遅延している。

セクタ31は、シフトレジスタ2の初段の出力信号から最終段の出力信号のそれぞれと初段への入力信号（コントロール回路1からタイミングコントロールパルスTP）とを受けて、入力信号の1つを選択する。このセクタ31の入力信号の選択は、レジスタ32に設定されたkビット（kは2以上の整数）のデータ値に応じて行われる。ここで、選択された入力信号は、2入力のアンドゲート32の一方に入力される。アンドゲート32の他方の入力にはシフトレジスタ2の入力信号（タイミングコントロールパルスTP）が入力されている。

#### 【0015】

その結果、アンドゲート32の出力は、レジスタ32に設定されたデータ値に応じて初段からmクロックCLK（mは1以上の整数）遅延したリセットパルスRSRが発生する。このリセットパルスRSRは、タイミングコントロールパルス

TPの立上がり（前縁）あるいは選択されたQ1～Q4の出力のいずれかの立上がり（前縁）を立上がり（前縁）とし、立下がり（後縁）をタイミングコントロールパルスTPの立下がり（後縁）とした、図2（e）に示すようなりセットパルスR SRになる。

ここで、シフトレジスタ2をn段構成とし、 $k=3$ とすると、レジスタ33にセットされる3ビットのデータは、0～4までの値とされ、その数値が出力段数に対応している。したがって、リセットパルス発生回路3Rのレジスタ33に設定された3ビットのデータを”011”で「3」とすると、図2（b）に示すように、Q3の出力が選択されて、アンドゲート31の出力は、図2（b）に示すように、初段Q1の出力から2クロック分遅延する。

その結果として、図2（e）に示すようなりセットパルスR SRがリセットパルス発生回路3Rから発生する。図2（h）のリセットパルスR SBの場合は、リセットパルス発生回路3Gのレジスタ33に設定された3ビットのデータは”001”で「1」の場合であり、図2（i）のリセットパルスR SGの場合は、リセットパルス発生回路3Bのレジスタ33に設定された3ビットのデータは”010”で「2」の場合である。

#### 【0016】

このように、R、G、B対応にリセットパルスをリセットパルス発生回路3R、3G、3Bのそれぞれの3ビットのレジスタ33に設定されたデータに応じてクロックCLKに同期させてその立下がりタイミングで立上がるパルスとして発生させる。しかも、このパルスは、タイミングコントロールパルスTPの立下がり立下がるパルスとなる。その結果、R、G、B対応に表示期間の終了タイミングを調整できる。これにより、R、G、B対応に表示期間を調整でき、それぞれの輝度調整が可能になる。

なお、レジスタ33の値が“0”のときには、各リセットパルス発生回路3R、3G、3Bは、タイミングコントロールパルスTPをリセットパルスとして出力する。なお、このタイミングコントロールパルスTPの立上がりは、クロックCLKの立下がりではなく、立上がりタイミングに一致している。しかし、図2（i）のパルスをタイミングコントロールパルスTPとすれば、タイミングコン

トリールパルス TP をクロック CLK の立下がりタイミングに一致させて発生させることもできる。

#### 【0017】

これらリセットパルス RSR, RSG, RSB は、あらかじめ決定されている表示期間 + リセット期間に対応する周期（水平走査周波数）のパルスであって、これの HIGH レベル（以下 “H” , “H” 有意）に応じて図 3（e）のリセットパルス RSR に示すように、リセット期間 RT が開始する。そして、図 3（d）に示す表示開始パルス DSTP の立上がりで表示期間 D が開始し、これに同期してリセット期間が終了する。そのため、このリセット期間が終了する時点を基準にしてタイミングコントロールパルス TP が立下がる。この立下がりタイミングでカウンタ等によりカウントが開始されてあらかじめ決められた一定期間の間、タイミングコントロールパルス TP が LOW レベル（以下 “L” ）となる。カウンタ等のカウントアップに応じて、タイミングコントロールパルス TP の次の立上がりタイミングが決定される。

その結果、例えば、R については、（f）に示すピーク発生パルス Pp に応じて（g）に示すような有機 EL 素子 9 を電流駆動する電流の駆動波形（実線参照）を発生することになる。

ところで、図 3（e）,（h）,（i）に示す各リセットパルス RSR, RSG, RSB が “H” のリセット期間には、表示データ等の各種のデータの設定と、有機 EL 表示素子 9 の陽極電圧の定電圧リセット等が行われる。特に、これらリセット信号が “H” のときには、各端子ピン対応に設けられたレジスタ 6 等の表示データレジスタにデータがセットされるので、R, G, B の各端子ピンが 132 端子ピンある場合には、図 3（c）のピクセルカウンタの値に従って、各リセットパルス RSR, RSG, RSB の “H” の期間は、133 クロック以上のカウントが必要になる。

#### 【0018】

R についての図 3（g）に示す電流駆動波形は、リセットパルス RSR が “H” の立上がり開始期間が表示終了期間に対応している。このことは、G, B の電流駆動波形についても同様である。

そこで、この各リセットパルス R SR, R SG, R SG の立上がりタイミングを R, G, B 対応に設定することで、R, G, B 対応に表示期間の長さを変えることができる。そこで、各リセットパルス R SR, R SG, R SB の立上がりタイミングを外部からデータで設定することで、R, G, B 対応にそれぞれの表示期間の長さを決定し、これに応じて輝度を調整する。これによりホワイトバランスの調整が可能になる。

リセットパルス発生回路 3 R, 3 G, 3 B の各レジスタ 33 にセットされるデータは、R, G, B に対応して MPU 7 から設定される。したがって、これらのリセットパルス R SR, R SG, R SB のそれぞれの立上がり位置が MPU 7 から設定されるデータにより調整できる。このデータ値は、例えば、MPU 内部の不揮発性メモリ等に記憶しておき、電源 ON 時に各レジスタ 33 に設定する。また、これらの設定データは、入力データに応じて不揮発性メモリ等に記憶される。特に、MPU 7 への入力と不揮発性メモリへのデータの書込みは、製品出荷のテスト段階等で R, G, B 対応にそれぞれキーボードから入力してホワイトバランス調整を行うようにするとよい。

#### 【0019】

さて、この実施例では、R、G、B 対応にリセットパルス発生回路 3 R, 3 G, 3 B を設けているが、リセットパルス発生回路を出力端子 XR1, XR2, … XRm, 出力端子 XG1, XG2, … XGm, 出力端子 XB1, XB2, … のそれぞれの出力端子に対応してそれぞれ設けることができる。これにより、それぞれの端子ピン対応に輝度調整が可能になる。

その結果、輝度むらに応じて輝度むらを低減するデータが輝度調整される端子ピンの位置にあるリセットパルス発生回路のレジスタ 33 に MPU 7 からデータがセットされる。これにより、その端子ピンに対応する垂直方向のラインの輝度を調整して輝度むらを低減することが可能になる。

#### 【0020】

以上説明してきたが、実施例では、G と B とは、それぞれ独立のリセットパルス発生回路を設けて、それぞれにリセットパルスを発生しているが、現在のところ G と B の発光材料による発光効率の差は少ないので、これらは同一の 1 つの回



路として、この1つの回路で制御することができる。

また、実施例では、R、G、Bそれぞれにプリチャージ電圧（定電圧リセットをする定電圧）を、ツェナーダイオードDZR、DZG、DZBの電圧によりそれぞれ独立に設定しているが、これは、同一電圧であってもよく、1個のツェナーダイオードあるいは定電圧回路が用いられてもよい。さらに、ツェナーダイオードは、各出力端子に対応してそれぞれ設けられていてもよい。さらにまた、リセットは、定電圧ではなく、グラウンドGNDに対して行われてもよい。

#### 【0021】

##### 【発明の効果】

以上説明してきたように、この発明にあつては、リセット期間をR、G、Bに対応して外部からデータ設定して調整できるようにすることにより、R、G、Bの表示期間の終了時点をR、G、Bそれぞれに対応して調整して、それぞれの輝度を調整するものである。あるいは各端子ピン対応にリセット期間を調整できるようにすることで、各端子ピン対応に輝度調整することを可能にする。

これにより、R、G、Bのそれぞれの端子ピン全体に対してリセット期間の調整ができ、ホワイトバランス調整ができる。さらに、輝度むらに対応して各端子ピンのうち選択した端子のリセット期間を調整して輝度むらを低減することができる。

その結果、ホワイトバランス調整が可能なあるいは輝度むらの低減が可能な有機EL駆動回路および有機EL表示装置を容易に実現できる。

##### 【図面の簡単な説明】

##### 【図1】

図1は、この発明の有機EL駆動回路を適用した一実施例の有機ELパネルのカラムドライバのリセット回路を中心とするブロック図である。

##### 【図2】

図2は、そのタイミング波形の説明図である。

##### 【図3】

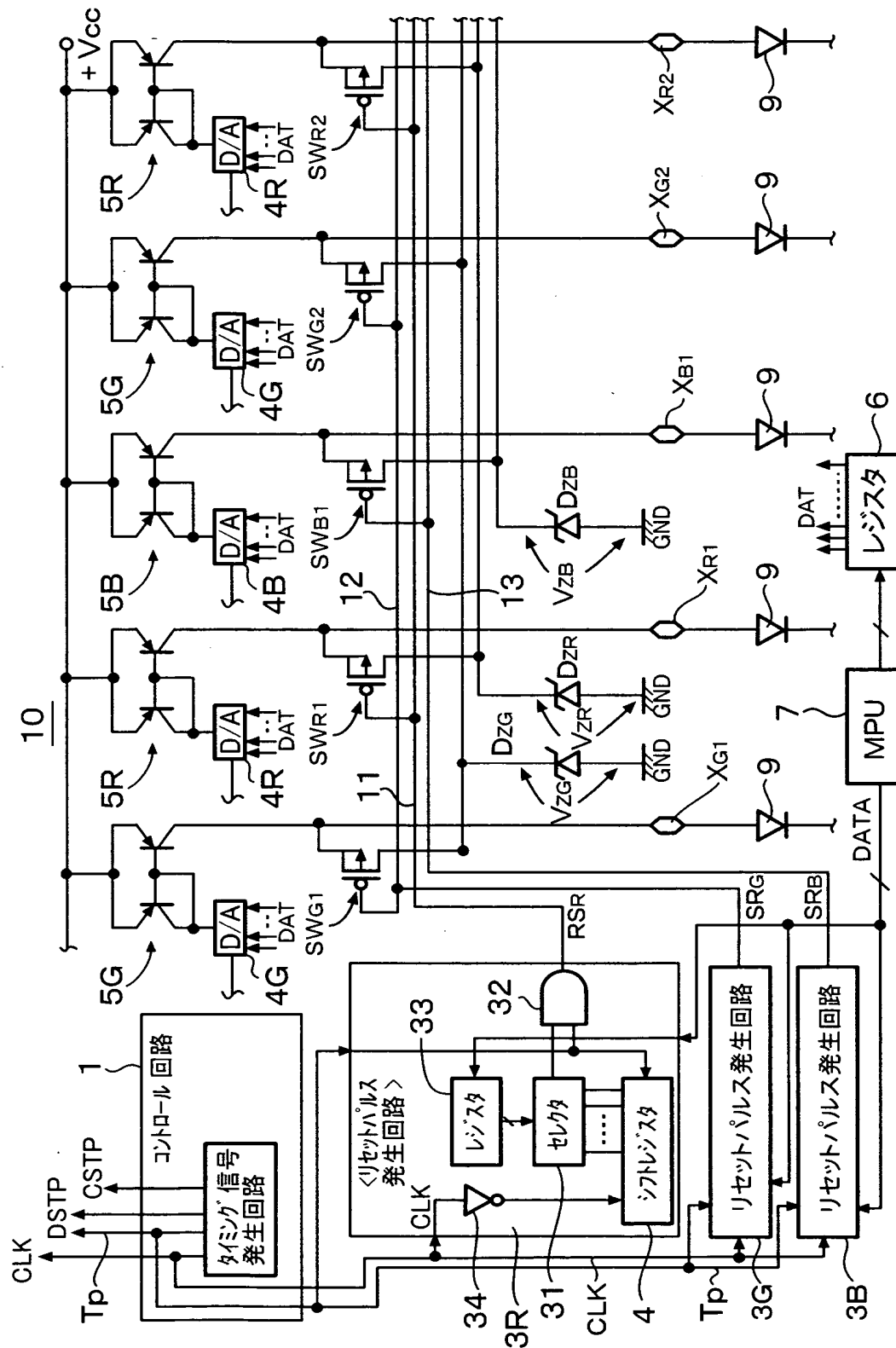
図3は、端子ピンを電流駆動する電流波形とこれを発生するタイミング信号の説明図である。

## 【符号の説明】

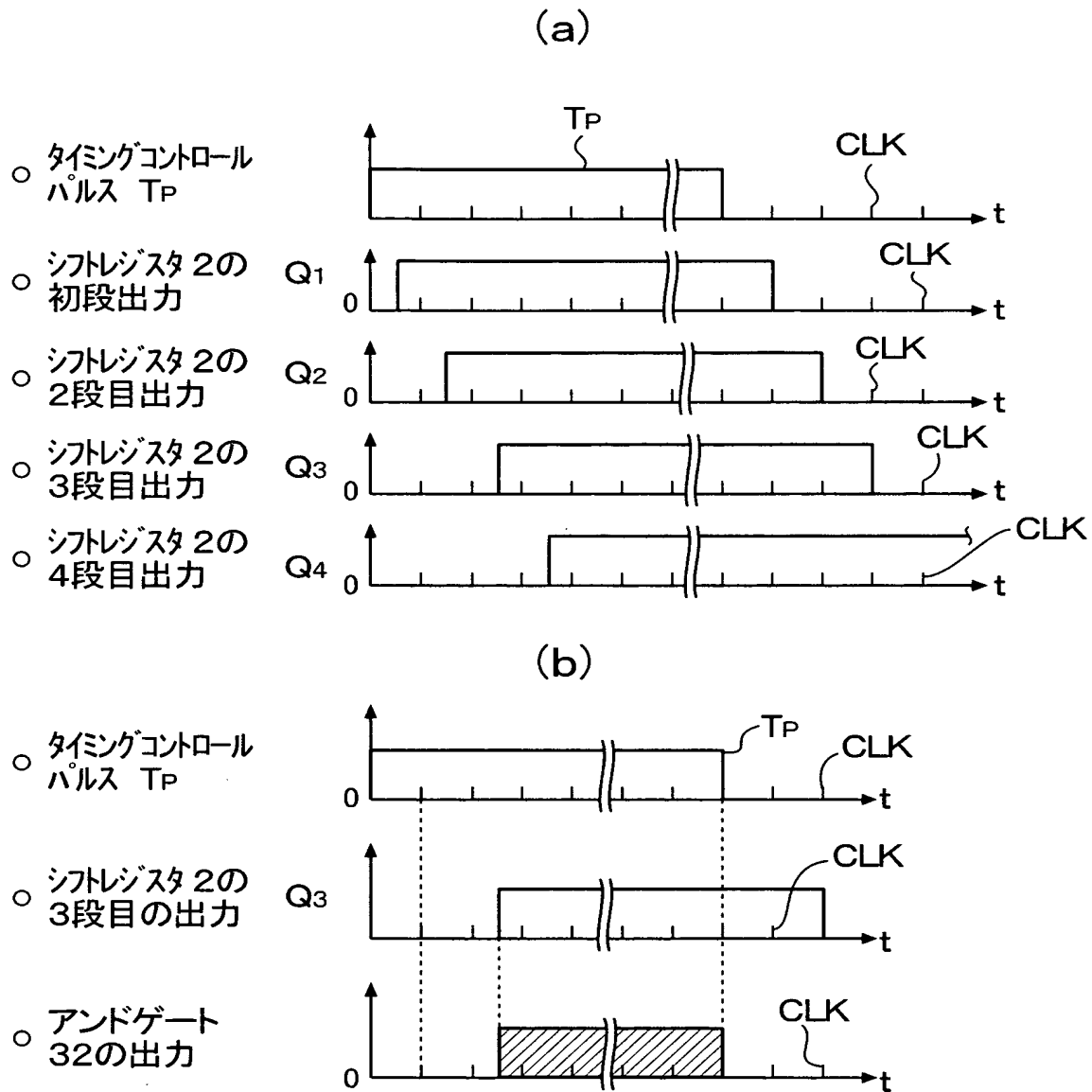
1…コントロール回路、2…シフトレジスタ、  
3 R, 3 G, 3 B…リセットパルス発生回路、  
4 R, 4 G, 4 B…D/A変換回路、  
5 R, 5 G, 5 B…出力段電流源、6…レジスタ、7…MPU、  
9…有機EL素子、  
SWR1, SWR2…スイッチ回路、  
10…カラムICドライバ、  
31…セクタ、32…2入力アンドゲート、  
33…レジスタ。

【書類名】 図面

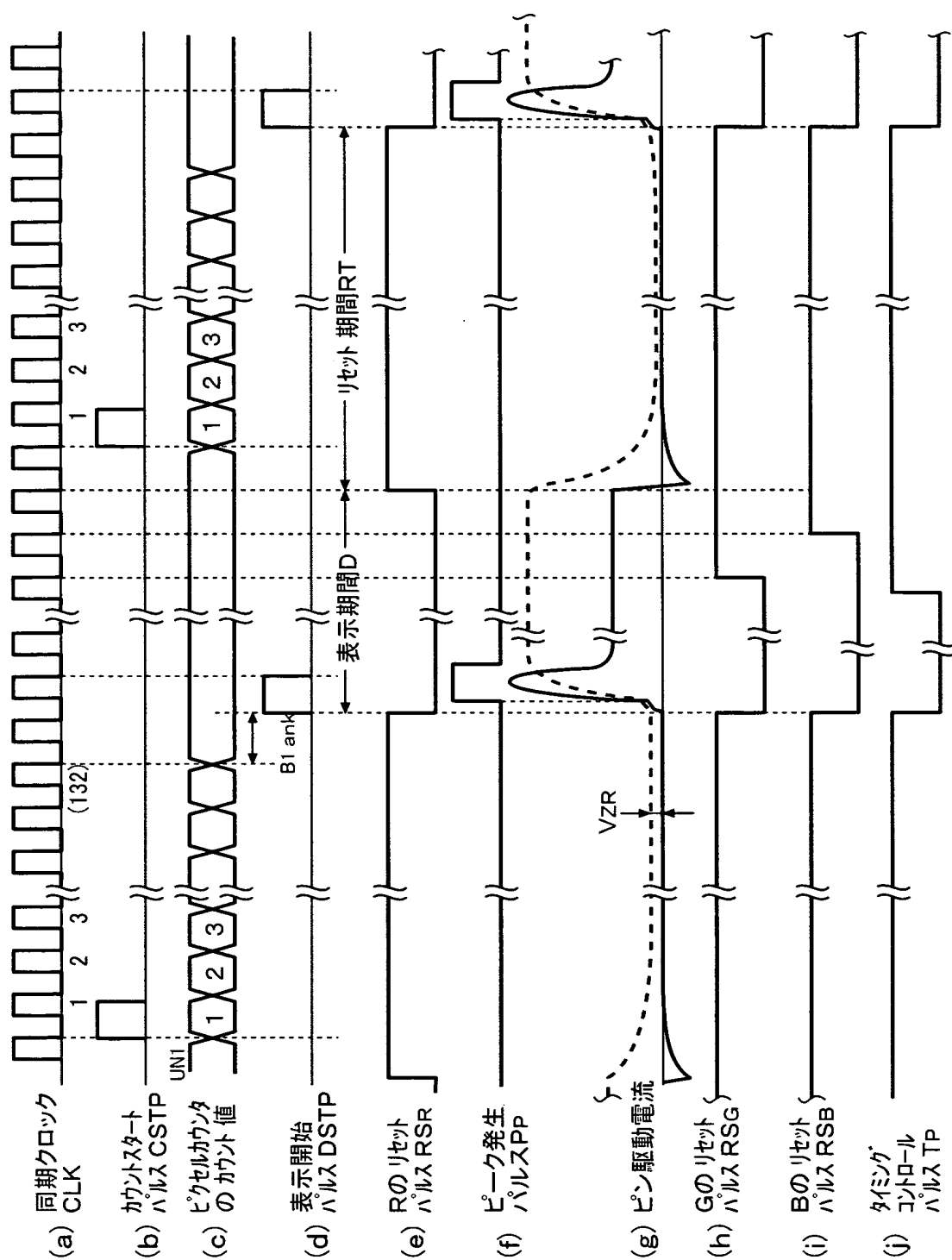
【図 1】



【図 2】



【図 3】



【書類名】 要 約 書

【要約】

【課題】

ホワイトバランス調整ができあるいは輝度むらを低減することが容易な有機EL駆動回路および有機EL表示装置を提供することにある。

【解決手段】

この発明は、リセット期間をR、G、Bに対応して外部からデータ設定して調整できるようにすることにより、R、G、Bの表示期間の終了時点をR、G、Bそれぞれに対応して調整して、それぞれの輝度を調整するものである。あるいは各端子ピン対応にリセット期間を調整できるようにすることで、各端子ピン対応に輝度調整することを可能にする。

【選択図】 図1

特願 2 0 0 3 - 1 1 0 3 2 2

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 1 1 6 0 2 4 ]

1. 変更年月日	1 9 9 0 年 8 月 2 2 日
[変更理由]	新規登録
住 所	京都府京都市右京区西院溝崎町 2 1 番地
氏 名	ローム株式会社